

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-255933

(43)Date of publication of application : 01.10.1996

(51)Int.Cl.

H01L 33/00
G02B 3/08

(21)Application number : 07-082087

(71)Applicant : OMRON CORP

(22)Date of filing : 15.03.1995

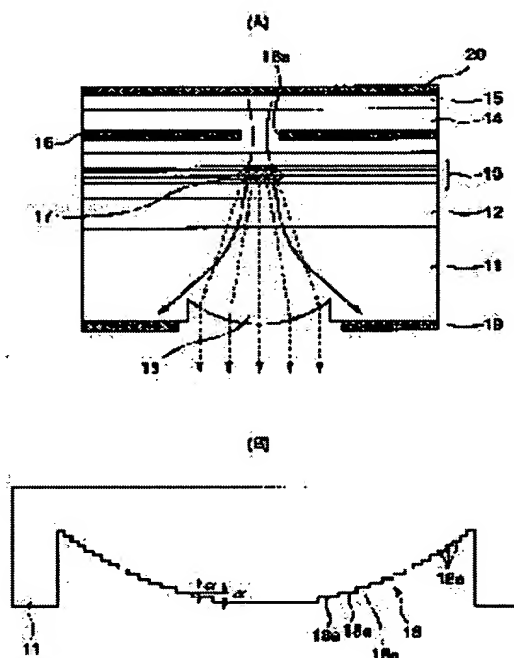
(72)Inventor : YANAGASE MASASHI
IMAMOTO HIROSHI
TADA ARITAME
TAKAHASHI TOSHIYUKI

(54) SEMICONDUCTOR LIGHT EMISSION ELEMENT INTEGRATED WITH LENS AND FABRICATION THEREOF

(57)Abstract:

PURPOSE: To produce a lens through a simple production process with no influence of thermal stress at the time of bonding a lens array board and a wafer.

CONSTITUTION: Predetermined layers 12-15 are formed on a semiconductor substrate 11 thus forming a light emission element. A substantially spherical lens 18, approximated at sixteen stages, is formed by repeating the photolithography process and etching process four times on the surface of the semiconductor substrate 11. A rear surface electrode 19 having an opening wider than an emission region 17 is formed on the surface of the semiconductor substrate provided with the lens and a surface electrode 20 is formed entirely on the surface of a cap layer 15. Since the lens can be formed easily on a bonded substrate by the semiconductor process, problem of thermal stress due to bonding can be eliminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-255933

(43) 公開日 平成8年(1996)10月1日

| | | | | |
|----------------------------|------|--------|------------|--------|
| (51) Int. Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H01L 33/00 | | | H01L 33/00 | M |
| | | | | N |
| G02B 3/08 | | | G02B 3/08 | |

審査請求 未請求 請求項の数11 F D (全12頁)

| | | | |
|-----------|-----------------|----------|---|
| (21) 出願番号 | 特願平7-82087 | (71) 出願人 | 000002945 オムロン株式会社 京都府京都市右京区花園土堂町10番地 |
| (22) 出願日 | 平成7年(1995)3月15日 | (72) 発明者 | 柳ヶ瀬 雅司 京都府京都市右京区花園土堂町10番地 オムロン株式会社内 |
| | | (72) 発明者 | 今本 浩史 京都府京都市右京区花園土堂町10番地 オムロン株式会社内 |
| | | (72) 発明者 | 多田 有為 京都府京都市右京区花園土堂町10番地 オムロン株式会社内 |
| | | (74) 代理人 | 弁理士 松井 伸一 |

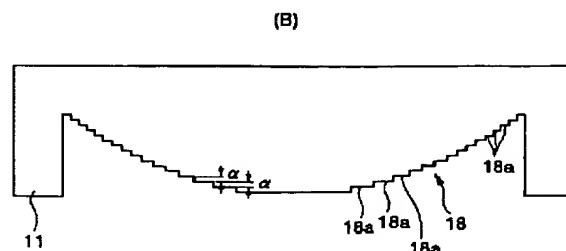
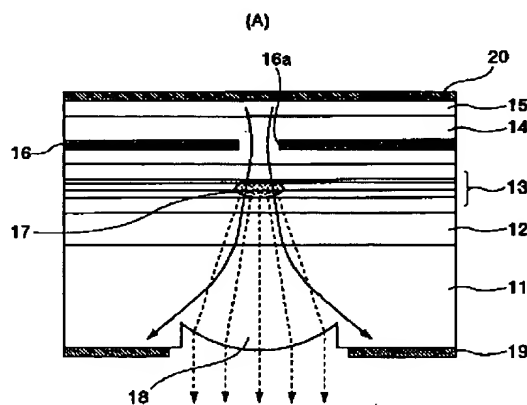
最終頁に続く

(54) 【発明の名称】 レンズ一体型半導体発光素子及びその製造方法

(57) 【要約】

【目的】 レンズアレイ基板とウエハの接合時に生じる熱応力の影響を受けることなく簡単な製造プロセスによりレンズの製造を可能としたレンズ一体型半導体発光素子を提供すること

【構成】 半導体基板11の上に所定層12~15を積層形成し、発光素子を形成する。半導体基板の表面に対してフォトリソグラフィ工程およびエッチング工程を4回繰り返すことにより、図(B)に示すような16段の階段で近似した略球面状のレンズ18を形成する。そしてレンズを形成した半導体基板の表面には、発光領域17より広い領域を開口した裏面電極19を形成し、キャップ層15の表面にはその全面に表面電極20を形成する。このように、レンズが半導体プロセスにより簡単に製造され、しかも、すでに接合された基板に対してレンズ形成を行うので、接合による熱応力の問題も生じない。



【特許請求の範囲】

【請求項 1】 表面出射型の半導体発光素子の光出射部にレンズを実装したレンズ一体型半導体発光素子において、前記レンズが、微視的には階段形状に形成されるとともに巨視的にはレンズ機能を発揮する所定の曲面を構成するようにしてなることを特徴とするレンズ一体型半導体発光素子。

【請求項 2】 前記レンズは、前記階段形状の段差が等しく、かつ階段形状を構成する各段部の幅が中央部を広く周辺部を狭くしたこと特徴とする請求項 1 に記載のレンズ一体型半導体発光素子。

【請求項 3】 前記レンズは、巨視的には略球面を構成し、レンズ内での段差は、レンズ中央部において最も小さく、レンズ周辺部において前記中央部における段差の 2^n 倍 (n は自然数) の高さであり、その高さはレンズ中央部より周辺部の方が大きいことを特徴とする請求項 1 に記載のレンズ一体型半導体発光素子。

【請求項 4】 前記レンズは、巨視的にはフレネルレンズ面を構成し、フレネルレンズ内での段差は、中央のフレネルレンズ環の中心部において最も小さく、中央のフレネルレンズ環の周辺部と周辺部のフレネルレンズ環内において前記中心部における段差の 2^n 倍 (n は自然数) の高さであり、その高さはレンズ中心部より周辺部の方が大きいことを特徴とする請求項 1 に記載のレンズ一体型半導体発光素子。

【請求項 5】 前記半導体発光素子は、電流狭搾構造によって発光領域が限定されていることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載のレンズ一体型半導体発光素子。

【請求項 6】 光出射側に形成される電極は、限定された前記発光領域よりも大きな開口部を持ち、かつ、前記開口部から中心に向けてのびる帯状の補助電極が形成されてなることを特徴とする請求項 5 に記載のレンズ一体型半導体発光素子。

【請求項 7】 前記レンズ機能を果たす階段形状は、光出射側の半導体基板を加工して形成されていることを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載のレンズ一体型半導体発光素子。

【請求項 8】 前記レンズ機能を果たす階段形状は、半導体発光素子の表面に接合されたガラス基板の表面を加工して形成されていることを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載のレンズ一体型半導体発光素子。

【請求項 9】 前記レンズ機能を果たす階段形状は、半導体発光素子の出射側表面に塗布された樹脂を加工して形成されていることを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載のレンズ一体型半導体発光素子。

【請求項 10】 半導体基板上に所定層を積層形成して

半導体発光素子を製造し、その半導体発光素子を構成する半導体基板或いはその半導体発光素子に取り付けた基板に対し、フォトリソグラフィ工程を繰り返し行うことにより前記レンズ機能を構成する前記階段形状に形成しレンズを製造するようにしたことを特徴とするレンズ一体型半導体発光素子の製造方法。

【請求項 11】 半導体基板上に所定層を積層形成して半導体発光素子を製造し、その半導体発光素子を構成する半導体基板或いはその半導体発光素子に取り付けた基板に対し、フォトリソグラフィ工程とエッチング工程を所定回数繰り返すことにより前記レンズ機能を構成する前記階段形状に形成しレンズを製造するようにしたことを特徴とするレンズ一体型半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は発光機能とレンズ機能を合わせ持ったレンズ一体型半導体発光素子、及び当該発光素子の製造方法に関するものである。

【0002】

【従来の技術】従来の発光機能とレンズ機能とを組み合わせたデバイスは、個々に分離・形成された発光素子を樹脂モールド等してパッケージした後に、その発光面の所定位置にレンズを接合したものである。

【0003】しかし、係る構成の発光素子では、1 個のエレメントと 1 個のレンズを組み合わせるため、手間がかかりコスト高につながる。また、光軸ずれを小さくするには、光軸ずれを補正する工程が必要であり、さらには、発光部とレンズ間の距離が大きくなるので、NA (開口数) を大きくするには大きなレンズが必要となる等の種々の問題があった。

【0004】そこで係る問題を解決するものとして、発光素子とマイクロレンズとを一体化した素子が開発された。係るレンズ一体型半導体発光素子は、以下のようなプロセスにしたがって製造されるものが一般的である。すなわち、まず GaAs や GaP などの半導体ウエハに対して、エピタキシャル成長や不純物拡散などの工程により p n 接合を形成し、電極となる金属を蒸着後、フォトリソグラフィ工程とエッチング工程によって表面に所定の形状からなる電極を形成し、発光素子が集積した状態のウエハを作製する。

【0005】一方これと別工程で、発光素子と同一ピッチでレンズが集積されたマイクロレンズアレイ基板を製造する。このマイクロレンズアレイ基板としては、半導体基板、ガラス基板あるいは透明樹脂基板などを精密加工したり、精密加工された金型を用いて樹脂成形したりすることにより製造される。そして、このように別々に製造されたウエハとレンズアレイ基板とを、ウエハ上の発光部とレンズアレイ基板上のレンズとの光軸が一致するように位置合わせし、両者を接合する。その後、所定位置でダイシングすることにより、1 個ごとの素子に分

離し、レンズ一体型の半導体発光素子が完成する。

【 0 0 0 6 】

【発明が解決しようとする課題】従来の方法で、レンズ一体型の半導体発光素子を製造した場合には、新たに以下のような問題が生じていた。すなわち、マイクロレンズアレイ基板の製作が非常に煩雑で、コスト高を招く要因となる。すなわち、ガラス基板を用いた場合には、当該ガラス基板に対して研磨などの高精度な精密加工を行う必要があるからである。また、樹脂で製造する場合には、金型内に樹脂を充填すれば良いので、各製造時には比較的簡単にレンズアレイ基板を製造できるが、製造されるレンズの寸法精度は金型の形状に依存するため、係る金型を製造する際に高精度な精密加工が必要となるからである。

【 0 0 0 7 】また、上記のように精密加工を施すことにより、手間は掛かるもののレンズアレイ基板上に形成するレンズの配置ピッチ並びに各レンズの形状を正確に形成することができるが、そのようにして製造されたレンズと発光部を一致させるウエハとレンズアレイ基板との位置合わせが難しい。さらに、レンズアレイ基板とウエハを接合する際に生じる熱により、レンズアレイ基板等に応力が加わり、その応力により面内に大きな接合ずれが発生し、これにより部分的に光軸ずれを生じてしまう。

【 0 0 0 8 】本発明は、上記した背景に鑑みてなされたもので、その目的とするところは、簡単な製造プロセスによりレンズアレイの製造を可能とし、さらには、発光部とレンズの位置合わせを確実に行えとともに、レンズアレイ基板とウエハの接合時に生じる熱応力の影響を受けることなくレンズが形成されるレンズ一体型半導体発光素子及びその製造方法を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】上記した目的を達成するために、本発明に係るレンズ一体型半導体発光素子では、表面出射型の半導体発光素子の光出射部にレンズを実装したレンズ一体型半導体発光素子において、前記レンズが、微視的には階段形状に形成されるとともに巨視的にはレンズ機能を発揮する所定の曲面を構成するようにした。

【 0 0 1 0 】そして、前記レンズの機能を果たす具体的な階段形状としては、例えば巨視的にはフレネルレンズ面を構成し、フレネルレンズ内での段差は、中央のフレネルレンズ環の中心部において最も小さく、中央のフレネルレンズ環の周辺部と周辺のフレネルレンズ環内において前記中心部における段差の 2^n 倍 (n は自然数) の高さであり、その高さはレンズ中心部より周辺部の方が大きくすることができる。また別の形状としては、巨視的には略球面を構成し、かつ、①前記階段形状の段差が等しく、かつ階段形状を構成する各段部の幅が中央部を広く周辺部を狭くしたり、或いは②レンズ内での段差

は、レンズ中央部において最も小さく、レンズ周辺部において前記中心部における段差の 2^n 倍 (n は自然数) の高さであり、その高さはレンズ中心部より周辺部の方を大きくしても良い。そして、①と②の条件は、いずれか一方を採用しても良く、或いは両者を同時に満たすようにしても良い。

【 0 0 1 1 】また上記各構成の発光素子は、電流狭帯構造によって発光領域が限定するように構成するのが好ましく、さらに光出射側に形成される電極は、限定された前記発光領域よりも大きな開口部を持ち、かつ、前記開口部から中心に向けてのびる帯状の補助電極を形成するとなお良い。

【 0 0 1 2 】一方、前記レンズ機能を果たす階段形状の形成箇所（基板）としては、光出射側の半導体基板を加工して形成したり、半導体発光素子の表面に接合されたガラス基板の表面を加工して形成したり、さらには半導体発光素子の出射側表面に塗布された樹脂を加工して形成することができる。

【 0 0 1 3 】また、本発明に係る製造方法では、半導体基板上に所定層を積層形成して半導体発光素子を製造し、その半導体発光素子を構成する半導体基板或いはその半導体発光素子に取り付けた基板（基板を接合したり樹脂を塗布して形成する場合などがある）に対し、フォトリソグラフィ工程を繰り返し行うことにより前記レンズ機能を構成する前記階段形状に形成しレンズを製造するようにした。そして係る方法は、基板が所定の樹脂を塗布することにより構成される場合において、係る樹脂がフォトリソグラフィ工程によって除去されるような場合に適用できる。

【 0 0 1 4 】また、フォトリソグラフィ工程だけでは基板、半導体基板の所定部分が除去されない場合には（多くの場合がこれに該当する）、フォトリソグラフィ工程とエッチング工程を所定回数繰り返すことにより前記レンズ機能を構成する前記階段形状に形成しレンズを製造するようにした。

【 0 0 1 5 】

【作用】半導体プロセスでは一般的なフォトリソグラフィ工程と必要に応じてエッチング工程を繰り返すことによって、半導体発光素子の光出射部にレンズを形成する。すなわち、あらかじめ別途形成したマイクロレンズアレイ基板を準備する必要がなくなる。しかも半導体プロセスによってレンズ部分が簡単に製造できるのでコスト安につながる。また、半導体プロセスでレンズ部分を製造できるので、発光軸とレンズ軸とのずれはマスク合わせ精度にまで小さくなる。もちろん、発光部とレンズとの間隔が狭いので、小さいレンズで大きな NA を得ることができ、光取り出し効率も向上する。

【 0 0 1 6 】また、レンズを形成する基板として、発光素子を構成するための各層を形成する元となる半導体基板を用いた場合には（請求項 7）、別途レンズ用の基板

を取り付ける必要がなく、素子全体が薄型化される。そして、もともと存在する半導体基板を利用するため、従来のようにレンズアレイ基板の接合により発生する熱応力が本発明では発生しない。

【0017】また、半導体発光素子を製造後、レンズ用の基板を取り付ける場合（請求項8，9）であっても、レンズ形成工程は係る基板の取り付け工程の後に行う。よってやはりレンズアレイを形成したガラス基板を接合する際に従来問題となった、熱応力による面内ずれは発生しない。

【0018】上記半導体発光素子のレンズは、微視的には階段状の形状をしているが、その段数は多ければ多いほど、巨視的に見た場合の形状のレンズとなら変わりなく機能できる。そしてフォトリソエッチング工程を n 回繰り返した場合に形成できる最大の段数は 2° 段であるので、 2° 段のレンズ形状であれば、より少ない n でレンズとして十分な機能が期待できる。さらに、各段の段差は等しい方が、より効果が高い（請求項2～4）。

【0019】一方、 n は大きいほどレンズとしての機能が高くなるが、現実には、フォトリソグラフィ工程でパターンニングできる幅には限界があるので、レンズ設計上、 n の上限は制限される。一般に、レンズを同一段差の階段状の形状で近似しようとした場合、レンズ周辺部ほど幅が狭くなるが、レンズ周辺部の幅がパターンニング限界となる値で n を決めても、レンズ中央部の各段の幅がパターンニング限界の2倍以上あれば、 $(n+1)$ 回目のフォトリソエッチング工程をレンズ中央部にのみ施すことは可能となる。よって、 $(n+1)$ 回目の工程を行うことによりさらにレンズとしての機能が高まる（請求項2～4）。この場合、 n 回施したところの各段の段差は等しく、また $(n+1)$ 回のところの段差の倍である方が、より効果が高い。さらに、 $(n+1)$ 回目を施した後でも、レンズ中央部の各段の幅がパターンニング限界の2倍以上であれば、 $(n+2)$ 回目を施す方が、さらにレンズとしての機能が高まる。

【0020】請求項5，6のように構成すると、発光領域が小さく制限されるので、レンズの集光性がよくなる。また、本発明の場合、光出射側に形成する電極は、発光領域に比べ十分大きな開口部が形成される。従って、そのままでは、電極間の距離が長くなり、抵抗値の増加にともない順電圧が増加し発光効率が低下する。しかし、請求項6のように補助電極を形成することにより、電極間距離が短くなり発光領域に集中して電流を流すことができ、発光効率が向上する。また、帯状に形成することにより、レンズ部分の遮蔽面積を少なくし、光の出射をできるだけ疎外しないようにしている。

【0021】

【実施例】以下、本発明に係るレンズ一体型半導体発光素子及びその製造方法の好適な実施例を添付図面を参照

にして詳述する。図1，図2は、本発明に係るレンズ一体型半導体発光素子の第1実施例を示している。同図に示すように n -GaAsからなる半導体基板11上に n -Al_{0.3}Ga_{0.7}Asからなる下クラッド層12、In_{0.1}Ga_{0.9}As/GaAsからなるDQW層13、 p -Al_{0.3}Ga_{0.7}Asからなる上クラッド層14、 p^+ -GaAsからなるキャップ層15を、その順で積層形成している。そして、上クラッド層14内の所定位置には、高抵抗層16を形成している。この高抵抗層16は、中央部分が未形成となり開口16aされたパターン形状からなり、これにより電流狭持構造が構成される。これにより、発光素子が形成される。また、電流狭持構造により電流が絞り込まれるので、DQW層13内の所定位置、すなわち、上記開口16aに対向する位置に発光領域17が形成される。なお、上記各構成は、従来の発光素子側の構成と同様であるので、その詳細な説明を省略する。

【0022】ここで本発明では、半導体基板11の表面所定位置（上記開口16a並びに発光領域17を結ぶ線上）にレンズ18を形成している。すなわち、DQW層13での発光波長に対して半導体基板11は透明であるので、基板裏面をそのままレンズ面として使用することができる。そして、本例では、図1（B）に拡大して示すように、階段状に形成し、その包絡線が略球面状になるようにしている。すなわち、巨視的にみた場合に略球面に構成している。

【0023】なお、この球面の曲率半径は、発光領域17とレンズ18間の距離が、焦点距離になるような所定の値に設定する。さらに形成される階段形状は、その段差 α が等しく、その段数は 2° （本例では $n=4$ で16段）になるように設定している。さらに、階段を構成する各段部18aの幅は、本例では中央部分を広くしている。これにより、所定の曲率半径の球面が形成される。なお、この段数を 2° にするのは、後述する製造プロセスからの要請で、少ない工程数（ n 回）で効率良く各段部18aを形成するためのもので、必ずしも係る段数にする必要がないのはもちろんである。

【0024】さらに、レンズ18を形成した半導体基板11の表面には、発光領域17より広い領域を開口した裏面電極19を形成し（図2参照）、また、キャップ層15の表面にはその全面に表面電極20を形成している。これにより、両電極19，20間に所定の電圧を印加すると、表面電極20から裏面電極19に向けて電流が流れ、その時高抵抗層16により形成された電流狭持構造により、開口16a部分を集中して電流が流れるので、その開口16aの直下にある発光領域17内を電流が通過し、発光領域17が発光し、図1中破線で示すように、光が進みレンズ18にて平行光束にされた後、外部に出射される。

【0025】次に、上記した構成のレンズ一体型半導体

発光素子の製造方法の一実施例を説明する。まず、 n -GaAsからなる半導体基板11上に n -Al_{0.3}Ga_{0.7}Asをエピタキシャル成長等により成膜して下クラッド層12を形成し、その表面全面にIn_{0.1}Ga_{0.9}As/GaAsを成膜してDQW層13を形成し、さらにその表面全面に p -Al_{0.3}Ga_{0.7}Asを成膜して上クラッド層14を形成し、さらにその表面全面に p -GaAsを成膜してキャップ層15を形成する。そして、次に電流狭搾構造とするために、キャップ層15側から水素イオンを注入することによって、上クラッド層14内に高抵抗層16を形成する。なお、図示省略するが、図1に示すものは1つの素子部分を示したもので、実際には、係る素子部分に対応する構造のものを1つの大きな半導体基板11上に多数形成する。

【0026】次に、加工面を反対にし、半導体基板11の露出面（下クラッド層12形成面と反対側の面）を研磨・ポリッシングして、所定の厚さに形成する。そして、その露出面に対し、図3～図6に示す4枚のマスクを用い、その図番に示す順にマスクを使用して、フォトリソグラフィ工程およびエッチング工程を4回繰り返すことにより、図1(B)に示すような16段の階段で近似した略球面状のレンズ18を形成する（より詳細なレンズ18部分の製造プロセスは後述する）。最後に、蒸着などにより所定の金属膜を、所定のパターンニングを行い、半導体基板11並びにキャップ層15の露出面に所定形状の電極19、20を形成する。そして、基板（ウエハ）の所定部位をダイシングすることにより、1個ずつのレンズ一体型半導体発光素子が製造される。

【0027】上記したレンズ18の製造プロセスについて詳述すると、以下のようにになっている。はじめに図3に示す第1マスクM1を用いて、基板裏面上にレジストをパターンニングし、第1マスクM1の黒い部分にレジストが残るようにする。この第1マスクM1のマスキングしない領域（透光部分）aは、図7に示すように、16段の階段形状を構成する各段部のうち、最外方から8個分に相当する幅を有したリング状となっている。そして、等方性エッチャントあるいは等方性ドライエッチング法を用いて厚さ 8α だけエッチングし、その後レジストを除去する。これにより図8(A)に示すような凹部11aが形成される。

【0028】次に図4に示す第2マスクM2を用いて、同様に厚さ 4α だけエッチングする。すなわち、この第2マスクM2には、2つのマスキングしない領域b1、b2を有し、内側の領域b1は、16段の階段を構成する各段部のうち、最外方から9番目～12番目に相当する幅からなり、また、外側の領域b2は16段の階段を構成する各段部のうち最外方から4個分に相当する幅からなる。したがって、この第2マスクM2に基づくエッチング処理により、図8(B)に示すように、前工程で形成した凹部11aの底面の外側半分と、凹部11aに

隣接する内側に段部4個分に相当する領域にそれぞれ凹部11bが形成される。

【0029】さらに同様に、第3マスクM3を用いて、厚さ 2α だけエッチングする。この第3マスクM3には、16段の階段を構成する各段部のうち、最外方から順に2個分ずつにおいて、2個分の幅からなるマスキングしない領域c1～c4が形成されているため、結局図8(C)に示すように、所定部分に深さ α 2の凹部11cが形成される。そして、図6に示す第4マスクM4（16段の階段を構成する各段部のうち、最外方から順に1個分おきにマスキングしない領域d1～d8が形成されている）に基づいて、厚さ α だけエッチングすることにより、所定部位が α 分だけ除去される。これにより、図7(A)に示す平面図及び同図(B)に示す断面図で規定される構成からなるレンズ18が形成される。このように本例では、16段の段部からなるレンズを4回のフォトリソグラフィ工程並びにそれに基づくエッチングにより形成できる。

【0030】本実施例では、レンズを階段状にして、疑似的に球面状に形成したので、フォトリソグラフィ工程やエッチングといった、半導体プロセスを用いてレンズを形成できるので、簡単な処理でもって高精度の寸法出しを行うことができる。しかも、発光素子を製造するための半導体基板11にレンズを直接形成したため、従来用いていたレンズ用の基板を別途用いる必要がなく、部品点数の削減にともなうコスト安はもちろんのこと、素子の薄型化を図ることができる。さらに、レンズを別途形成後に発光素子と接合するのではなく、発光素子に一体的に形成された基板の一部に後工程でレンズを形成するようにしたため、接合時の熱応力の問題も発生しない。また、位置合わせも高精度にできる。

【0031】なお、本実施例に示す形状のレンズを製造するには、パターンニング、エッチングするマスクに対応したエッチング深ささえ変更しなければ、プロセスするマスクの順番は特に問わない。ただ、プロセスの安定度から考えると、上述のようにエッチング深さが深いものから順にプロセスすることが望ましい。また、マスクパターンのピッチおよびエッチング深さを変更することにより、レンズの曲率半径などの形状を変更できるので、所望の集光特性を持つレンズの設計が可能となる。

【0032】図9は、本発明の第2実施例を示している。本実施例では、基本的な構成は上記した第1実施例と同様にし、裏面電極19'の形状を異ならせた。すなわち第1実施例の半導体発光素子においては、裏面電極（光出射側）19の形状は、レンズ18の周囲に形成したため、当該レンズ18部分には裏面電極19を形成せず、電流狭搾領域（開口16a）より広い領域を開口した形状となっている。この場合、出射光のビーム形状は光軸まわりに均一な形状となるが、電流狭搾部への電流注入がレンズ周囲の部分から制限されるため、順電圧

が上昇し、それだけ発光効率も低下する。

【0033】そこで本実施例では、図9に示すように電流狭搾部へ直接電流を注入できるように、開口した領域内に帯状の補助電極21を橋渡しすることによって、順電圧の低下を図った。すなわち、その帯状の補助電極21は、その先端21aが発光領域17に重なるように位置される。これにより、この補助電極21に電流が集中するため、抵抗が小さくなり順電圧が低下する。但し、この補助電極21は、光の出射面となるレンズ18の一部を覆うため、ビーム形状は一部不均一となるので、できるだけ細くするのが好ましい。なお、発光効率は、ビーム形状が不均一となるが、上記のように順電圧が低下するので、結果として上昇する。なお、その他の構成並びに作用効果は、上記した第1実施例と同様であるので、図示及びその詳細な説明を省略する。

【0034】図10は、本発明の第3実施例を示している。本実施例では上記した各実施例と相違して、発光素子を形成する電極の上にレンズ用の基板を別途積層形成した点で異なり、さらに、レンズの形状もフレネルレンズにした点で異なる。すなわち、 $n\text{-GaAs}$ からなる半導体基板31上に、 $n\text{-(Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}$ 、Pからなる下クラッド層32、 $p\text{-In}_{0.5}\text{Ga}_{0.5}$ 、Pからなる活性層33、 $p\text{-(Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}$ 、pからなる上クラッド層34、 $p\text{-Al}_{0.7}\text{Ga}_{0.3}\text{As}$ からなる電流拡散層35、及び $p'\text{-GaAs}$ からなるキャップ層36を順次成長させて形成する。さらに、電流拡散層内に逆伝導型層37を形成する。そして、表面には発光領域38より広い領域を開口した表面電極39が形成され、裏面には全面を覆うように構成された裏面電極40が設けられる。そして、両電極39、40間に電圧を印加することにより、図中実線の矢印で示すように電流が流れ、発光領域38からは、図中破線で示すように光が出射される。

【0035】ここで本実施例では、上記表面電極39の表面にガラス基板41を接合する。そしてこの接合したガラス基板41の表面に、第1実施例と同様にフォトリソグラフィ工程およびエッチングにより、所定形状のフレネルレンズ42を形成している。そして、このフレネルレンズ42も、同図(B)に示すように、所定段数からなる階段状に形成されている。また、ガラス基板41は、半導体基板31(表面電極39)よりも小さな形状とし、接合時に表面電極39の一部が露出し、電圧供給可能としている。

【0036】次に、上記実施例の製造方法について説明する。まず半導体基板31の上に各層を順次成膜し、キャップ層38まで形成する。そして、電流狭搾構造とするために、キャップ層側からn型不純物イオンを注入することによって、電流拡散層35内に逆伝導型層37を形成する。さらに、その後に所定形状の表面電極39及び裏面電極40を形成する。

【0037】次いで、表面電極39の表面にガラス基板41を接合する。この時、ガラス基板41は平板状(レンズ未形成)のものを用いる。したがって、レンズが形成されていないので、従来のように接合時に生じる熱応力によってレンズと発光領域との光軸が擦れることはない。そして、接合後にガラス基板41の非接合面上にフォトリソグラフィ工程およびエッチング工程を3回繰り返して、最大8段の階段で近似したフレネルレンズ42を形成する。そして、接合後にレンズを形成したため、製造されたフレネルレンズ42は、熱応力の影響を受けることはなく、また、発光領域に対する位置合わせも、半導体プロセスにより行うので、簡単にしかも正確に行うことができる。

【0038】次に、レンズ形成プロセスについて詳述する。レンズ形成時に使用したマスクパターンとしては、図12~図14に示す3枚のマスクを用いる。そして、まず図12に示す第5マスクM5を用いて、第1実施例と同様にレジスト塗布、露光現像してパターンニングした後、厚さ 4α だけ除去するようにエッチングを行う。次に、図13に示す第6マスクM6に基づいて厚さ 2α だけエッチングを行い、さらに図14に示す第7マスクM7に基づいて厚さ α だけエッチングを行う。これにより、ガラス基板41の表面所定部位が、所定深さだけ除去されて、図15に示すような平面(同図(A))及び断面(同図(B))形状からなるレンズが形成される。

【0039】そして、本実施例では、第7マスクM7は第5、第6マスクM5、M6よりもパターン形成される領域を小さくしている。すなわち、このフレネルレンズ42全体を8段の階段で近似して形成しようとした場合、第7マスクM7のレンズ周辺部での1段あたりの幅がパターンニングできる最少限界幅以下となり、パターンニングできない。そのため、すべてのマスクを均等に使用(形成領域を同じにする)しようとする、4段の階段で近似することになるが、そのようにすると滑らかに曲線(球面)近似ができなくなる。そこで、1段あたりの幅がパターンニング限界以内に治まるレンズ中央部の2環だけ8段の階段で近似し、できるだけ多くの段数で近似することにより、レンズとしての機能の向上を図った。その他の構成並びに作用効果は上記した第1実施例と同様であるので、その詳細な説明を省略する。

【0040】また、上記第3実施例において中央のフレネルレンズ環の中心部のみであればさらにパターンニング可能である(パターンニング限界以内に治まる)ので、たとえば図16に示す第8マスクM8を用い、中央のレンズ環の3段目までのみに対してさらに厚さ $\alpha/2$ だけエッチングするようにしても良い。すると、図17に示すように中央部分は11段で近似されることとなり、さらにレンズとしての機能が高くなる。

【0041】なお、上記した第3実施例では、ガラス基板41を接合し、そのガラス基板41にフレネルレンズ

42を形成した例を説明したが、本発明はこれに限ることなく、たとえばガラス基板に替えて樹脂（例えばPIXなど）を接着し、当該樹脂の表面に半導体プロセスを用いてレンズを形成するようにしても良い。すなわち、表面電極形成後に、PIXを厚さ 4α （キュア後）となるように塗布し、その上に第5マスクM5でパターンを形成する。レジスト現像時にPIXは同時に除去されるので、現像後エッチング工程なしですぐにレジストを除去してよい。その後高温でPIXをキュアすれば、次の第6マスクM6での現像時には除去されない。同様に第6マスクM6では 2α （キュア後）、第7マスクM7では α （キュア後）の厚さで形成すれば、図10に示すような構造からなる半導体発光素子が形成できる。また、この場合に上記した変形例のように第8マスクM8を用いてさらに中央部分を、パターンニングするようにしてももちろん良い。

【0042】なおまた、レンズ形状と発光素子本体側の構造の関係は、上記した各実施例に限られず、たとえば第1実施例の構成においてレンズをフレネルレンズにしても良く、また、第3実施例の構成においてレンズをフレネルレンズに替えて通常の球面状のレンズ（第1実施例のもの）にしても良く、種々変更実施が可能である。さらには、上記いずれの構成においても、第2実施例のように補助電極を形成しても良いのはもちろんである。

【0043】

【発明の効果】以上のように、本発明に係るレンズ一体型半導体発光素子及びその製造方法では、レンズの形状を階段状にしたため、フォトグラフィ工程やエッチング処理などの半導体プロセスによってレンズが製造可能となる。したがって、精密加工によって形成されたマイクロレンズアレイ基板を用いることなく、簡単に高精度の寸法出しが行え、それにともないコスト安となる。

【0044】さらに、このように半導体プロセスにより製造可能になったため、レンズを形成する基板を発光素子と一体化した後でレンズの形成が行えるので、レンズ部分が熱応力の影響を受けることがなく、発光領域とレンズとの位置ずれ発生を可及的に抑制できる。

【図面の簡単な説明】

【図1】（A）は本発明に係るレンズ一体型半導体発光素子の第1実施例を示す断面図である。（B）はそのレンズ部分の拡大断面図である。

【図2】その裏面電極を示す底面図である。

【図3】レンズを製造する際に用いるマスクの一例を示す図である。

【図4】レンズを製造する際に用いるマスクの一例を示す図である。

【図5】レンズを製造する際に用いるマスクの一例を示す図である。

【図6】レンズを製造する際に用いるマスクの一例を示す図である。

【図7】レンズの製造プロセスを説明する図である。

【図8】レンズの製造プロセスを説明する図である。

【図9】本発明に係るレンズ一体型半導体発光素子の第2実施例を示す底面図である。

【図10】（A）は本発明に係るレンズ一体型半導体発光素子の第3実施例を示す断面図である。（B）はそのレンズ部分の拡大断面図である。

【図11】その裏面電極を示す底面図である。

【図12】レンズを製造する際に用いるマスクの一例を示す図である。

【図13】レンズを製造する際に用いるマスクの一例を示す図である。

【図14】レンズを製造する際に用いるマスクの一例を示す図である。

【図15】レンズの製造プロセスを説明する図である。

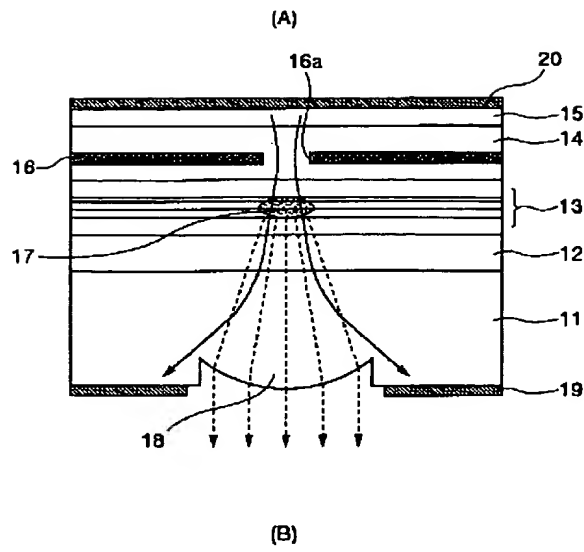
【図16】第3実施例の変形例を製造する際に用いるマスクの一例を示す図である。

【図17】レンズの製造プロセスを説明する図である。

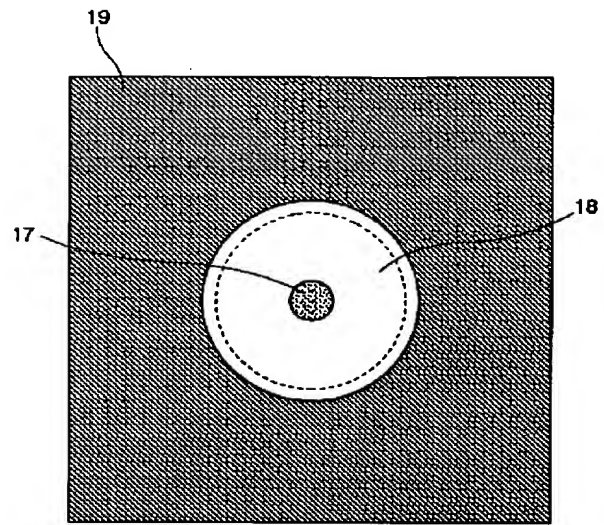
【符号の説明】

- 11 半導体基板
- 16 高抵抗層（電流狭搾構造）
- 17 発光領域
- 18 レンズ
- 19 裏面電極（出射側電極）
- 21 補助電極
- 31 半導体基板
- 37 逆伝導型層（電流狭搾構造）
- 38 発光領域
- 39 表面電極（出射側電極）
- 41 ガラス基板
- 42 フレネルレンズ

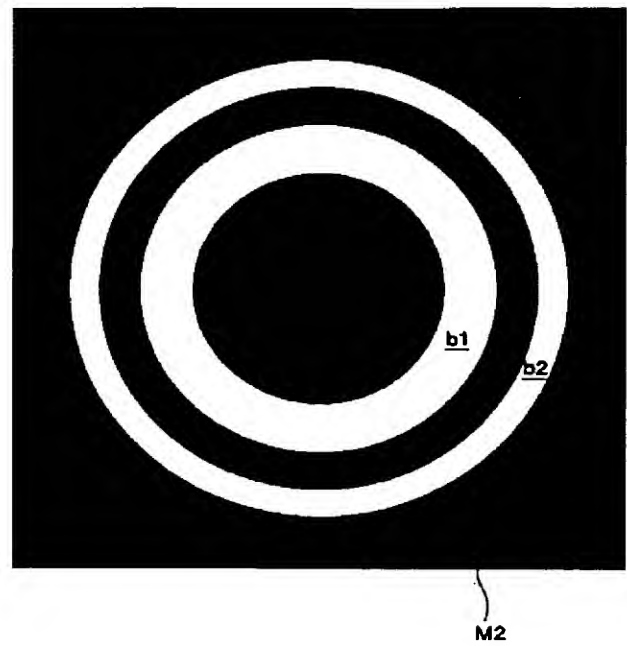
【図 1】



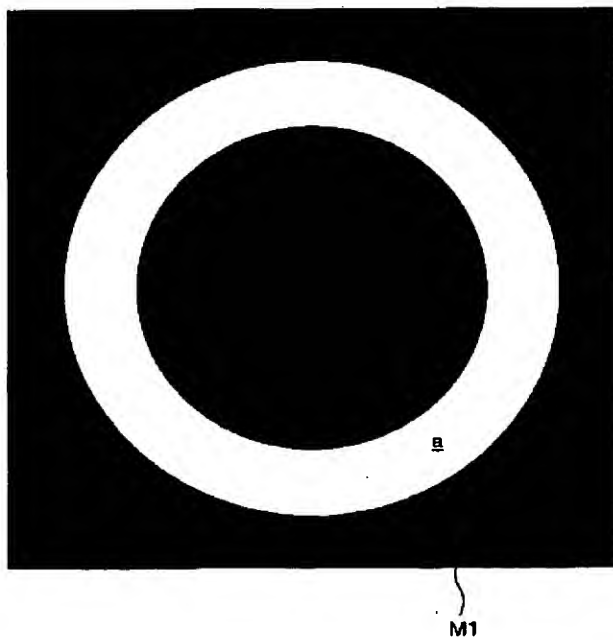
【図 2】



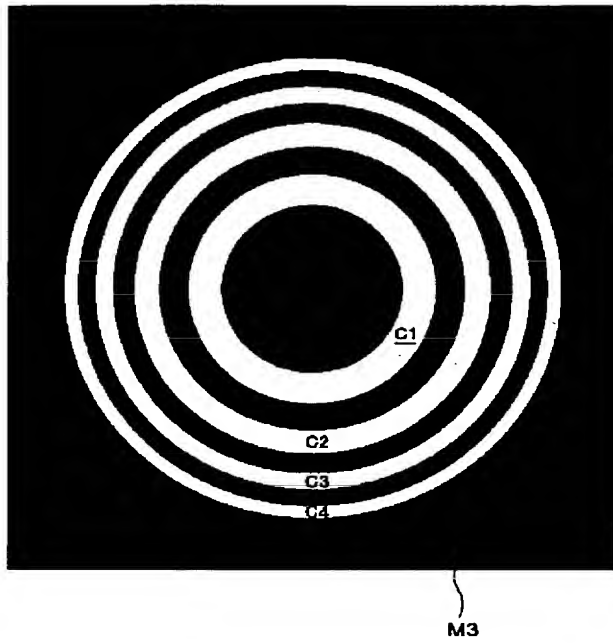
【図 4】



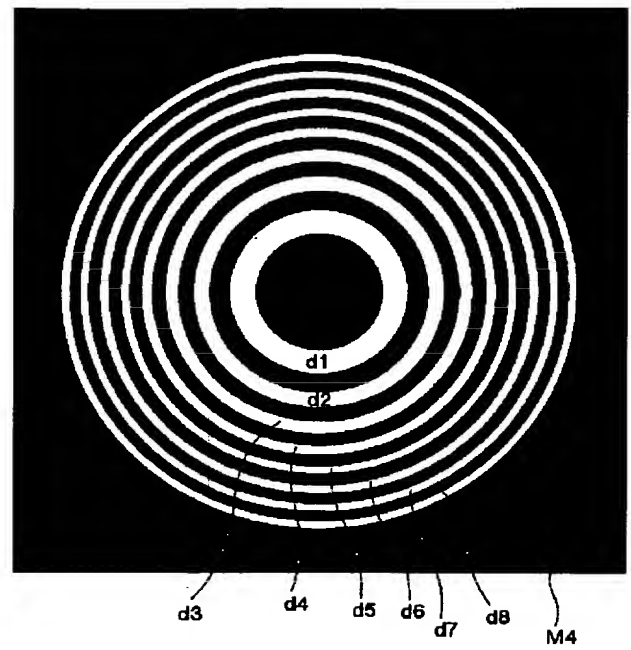
【図 3】



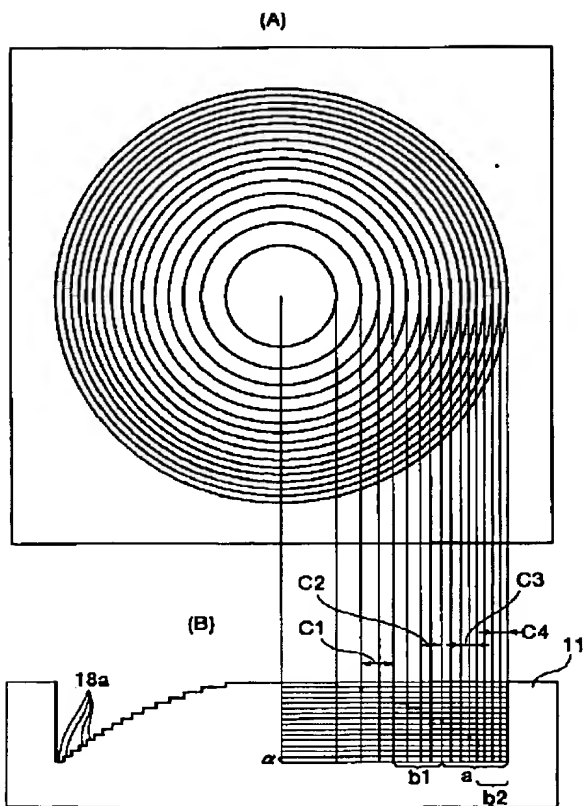
【図 5】



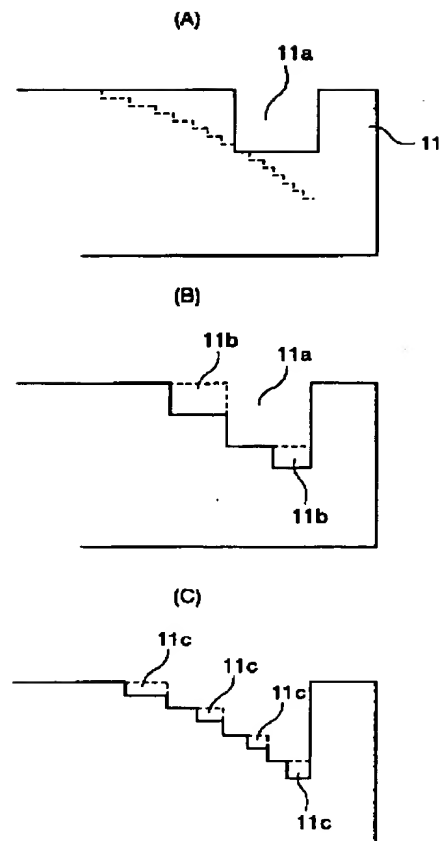
【図 6】



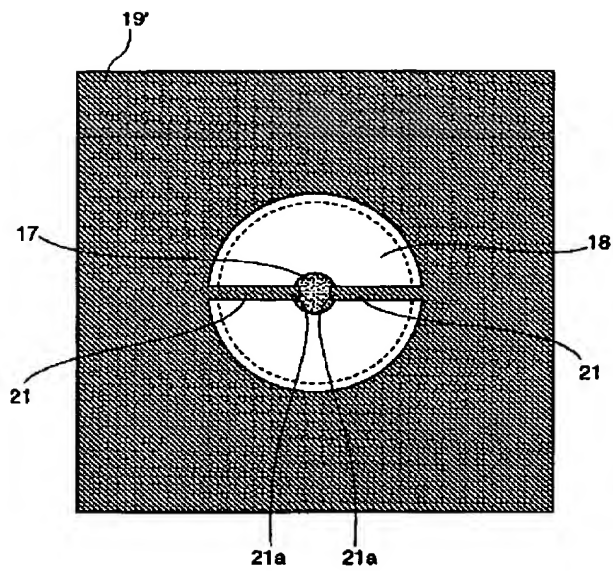
【図 7】



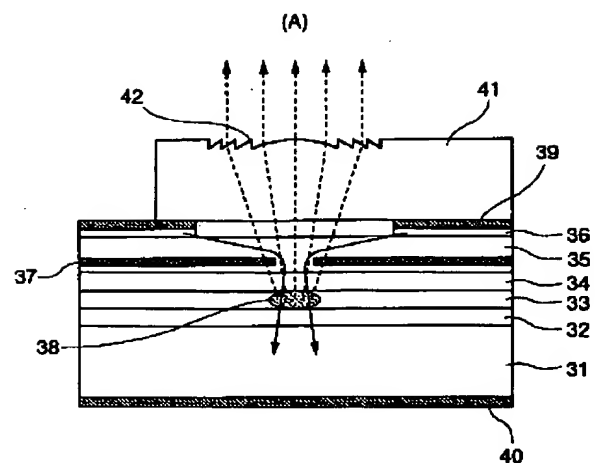
【図 8】



【図 9】



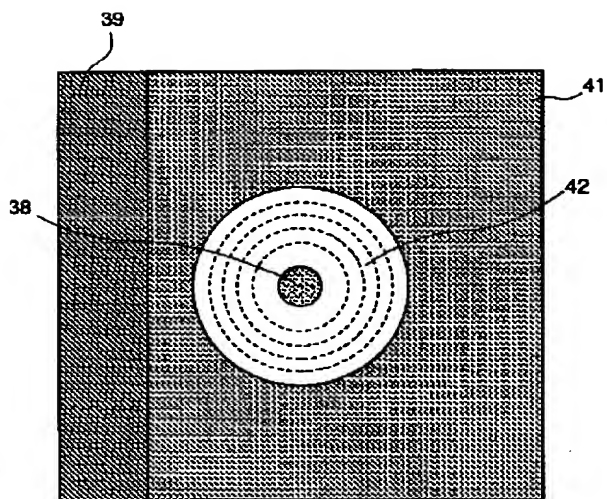
【図 10】



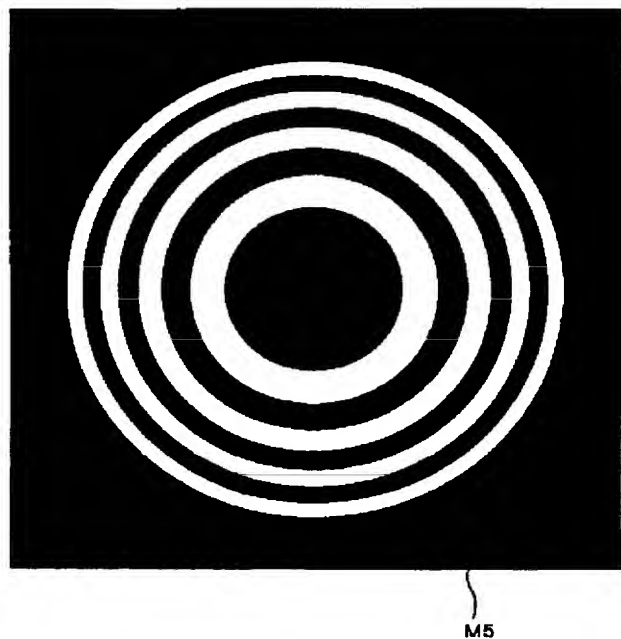
(B)



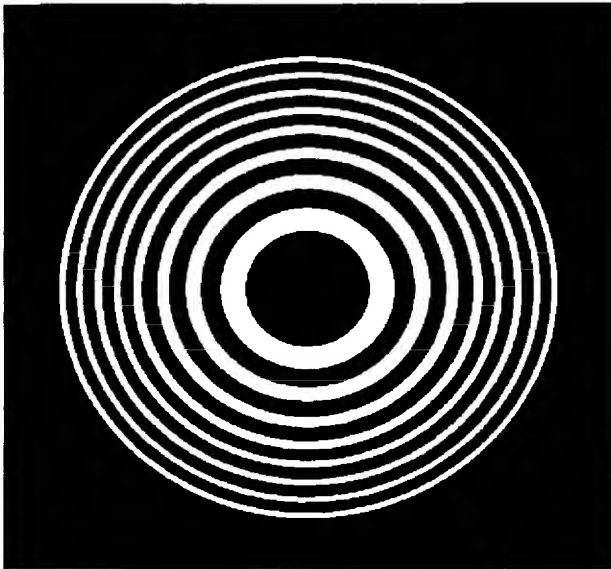
【図 11】



【図 12】

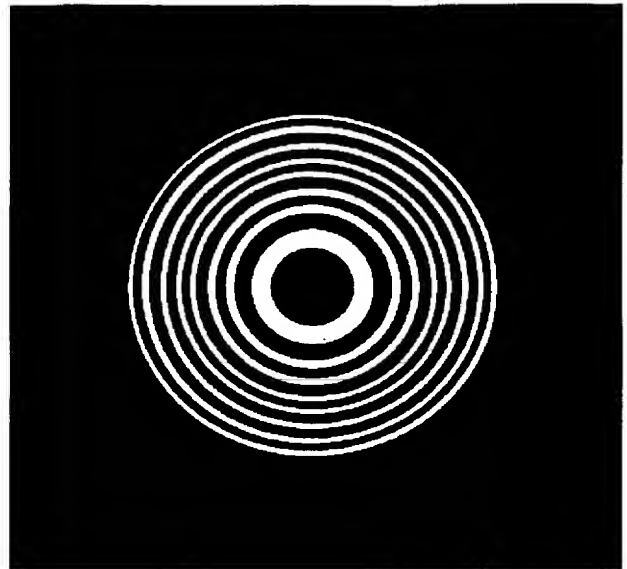


【図 1 3】



M6

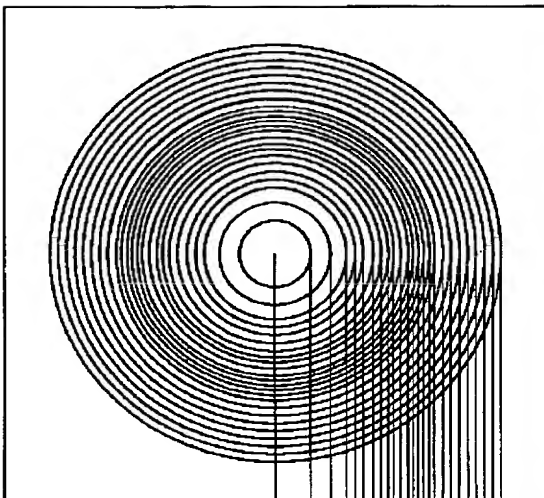
【図 1 4】



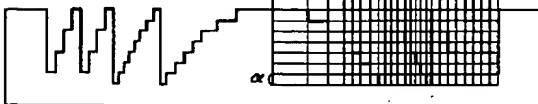
M7

【図 1 5】

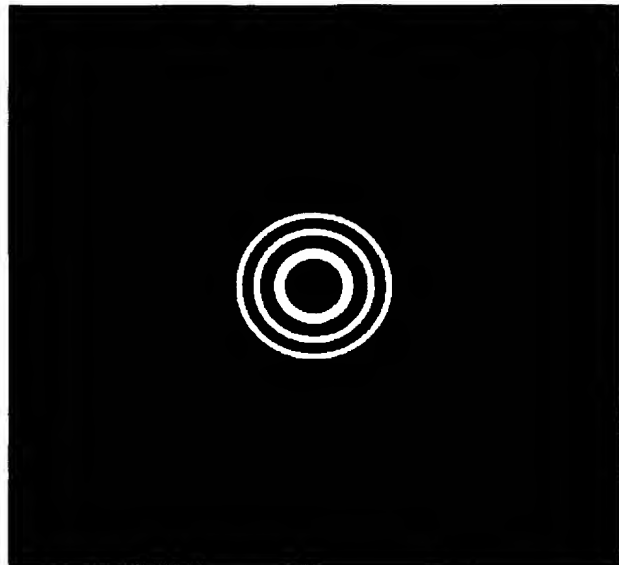
(A)



(B)

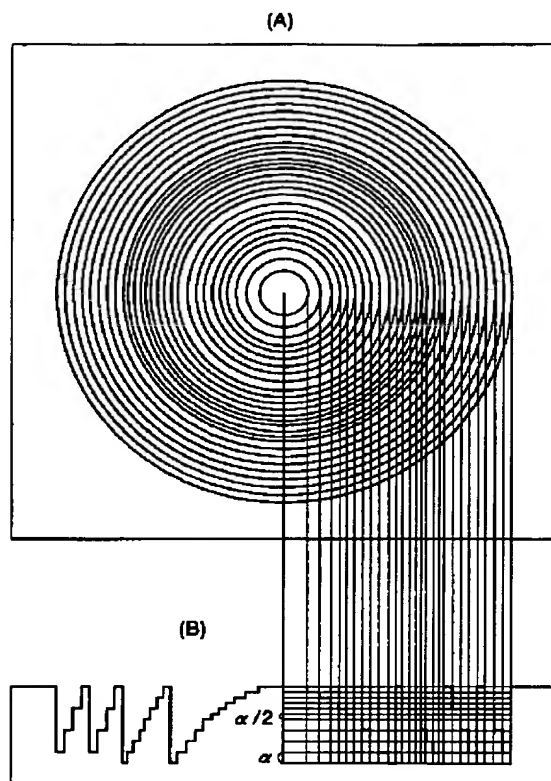


【図 1 6】



M8

【図 1 7】



フロントページの続き

(72)発明者 高橋 敏幸
京都府京都市右京区花園土堂町10番地 オ
ムロン株式会社内